

Des circuits intégrés pour la faisabilité de SKA.

Microélectronique, Station de Radioastronomie de Nançay :

Stéphane Bosse

Séverin Barth

Bruno Da Silva

Sangitiana Rakotozafy

SF2A, Bordeaux, 05/07/18



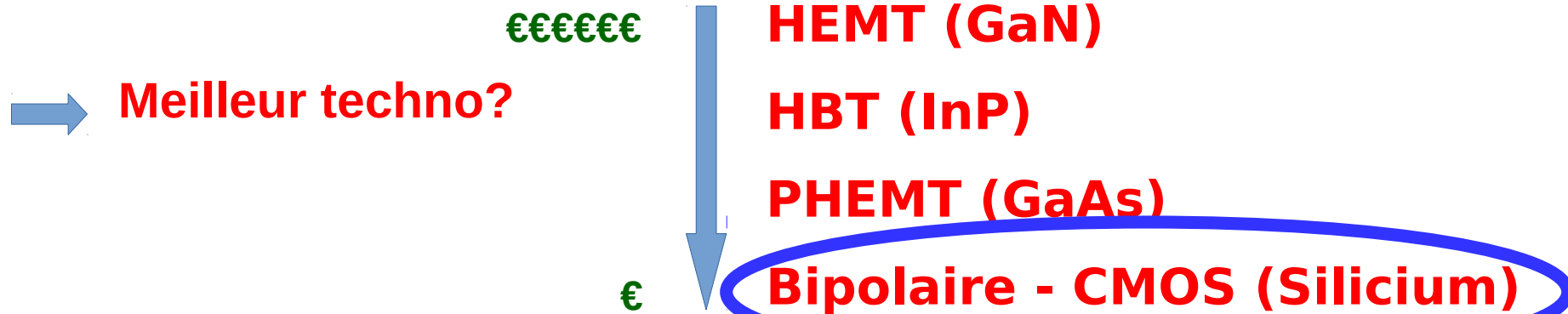
Plan

- Contexte
- Les réalisations
- Les projets

Contexte

Pourquoi intégrer l'électronique ?

- ➔ **Meilleur compromis:**
- ◆ **Performance**
 - ◆ **Consommation électrique**
 - ◆ **Coût**



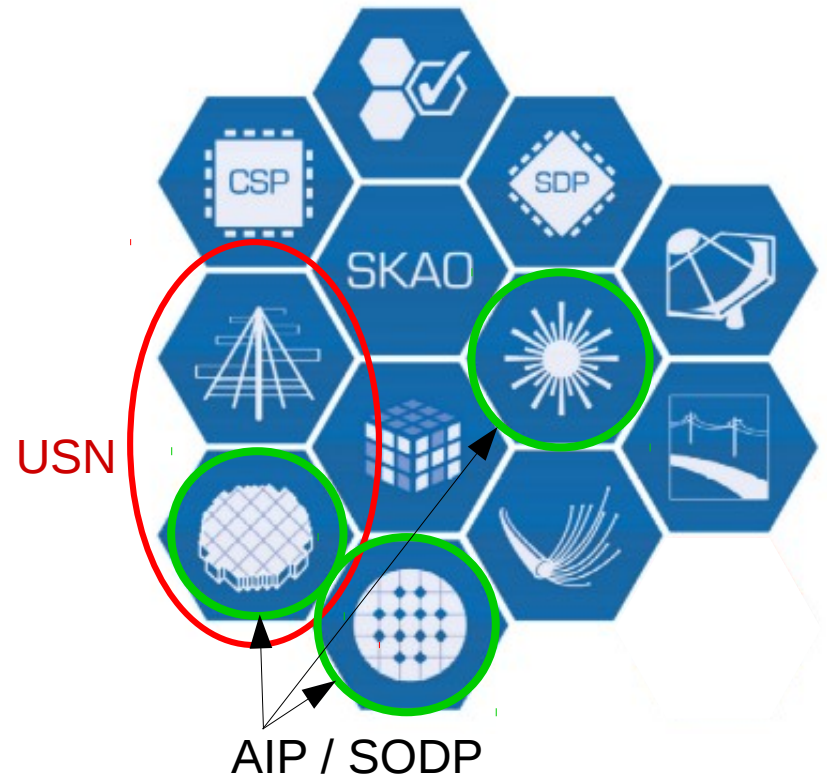
Silicium = très accessible en production de masse
Bipolaire = Analogique – RF, CMOS = Digital control

Le projet SKA



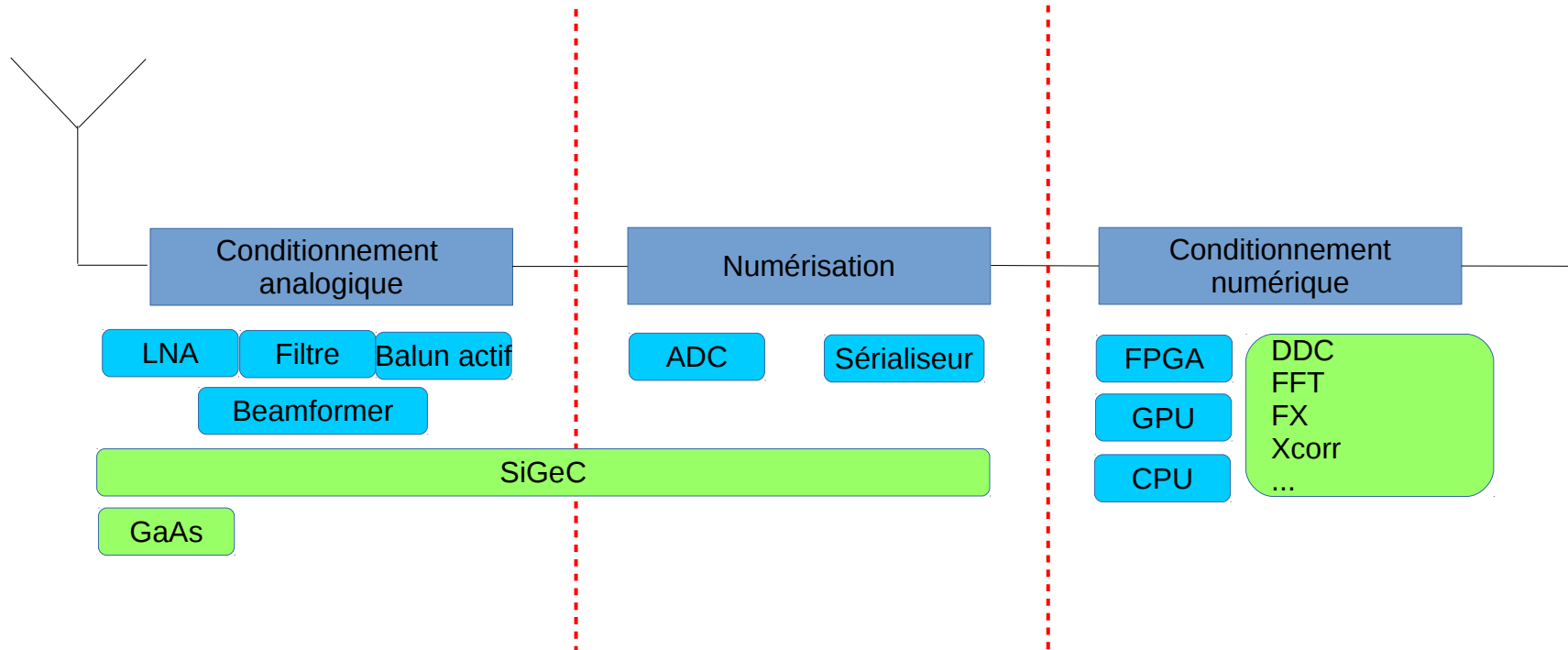
SKA pathfinders à Nançay :

- EMBRACE
- NenuFAR
- LOFAR

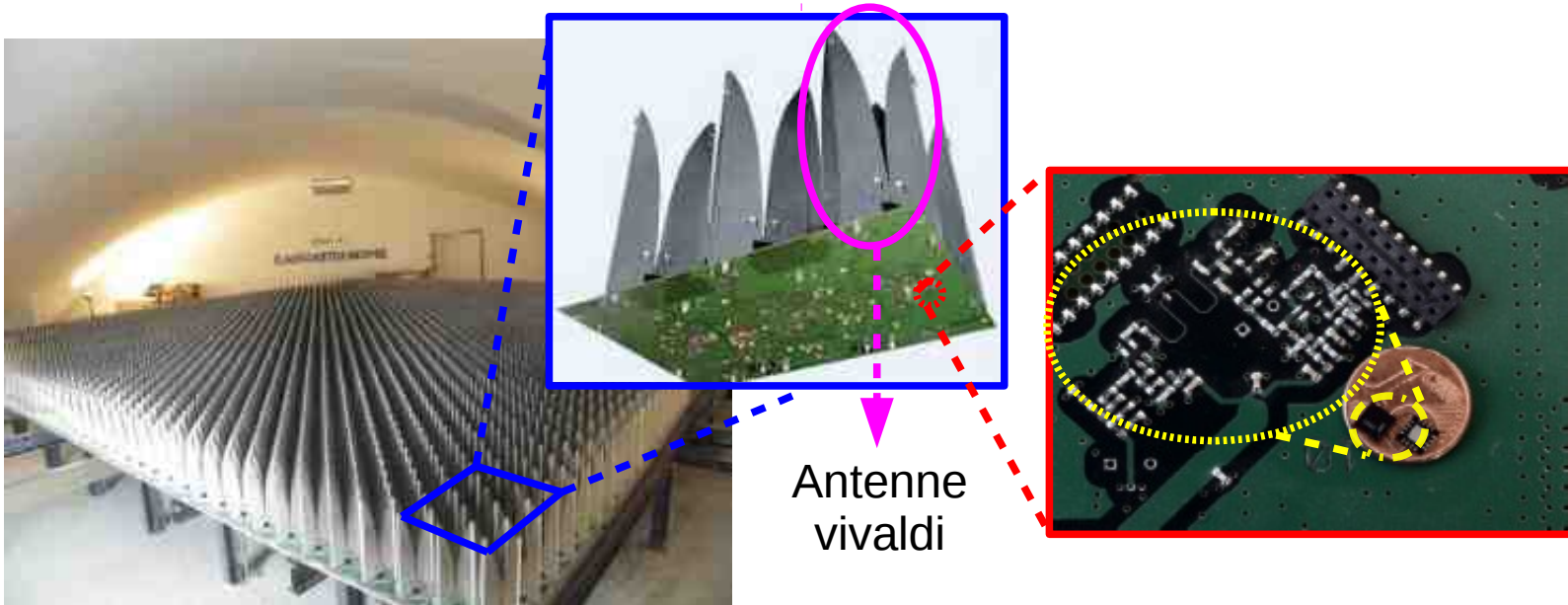


Chaîne de réception pour la radioastronomie

trois domaines de développement



Principe



Electronic Multi-Beam Radio Astronomy
ConcEpt
(EMBRACE)

- 1) Intégration de la chaîne de réception
- 2) Développement des cartes électroniques spécifiques
- 3) Rendre intelligent chaque instrument

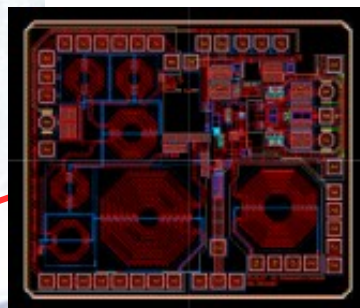
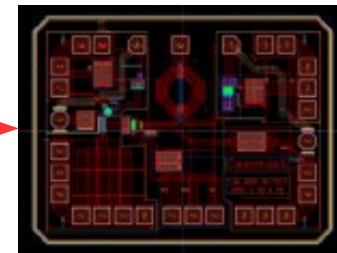
Les réalisations MFAA



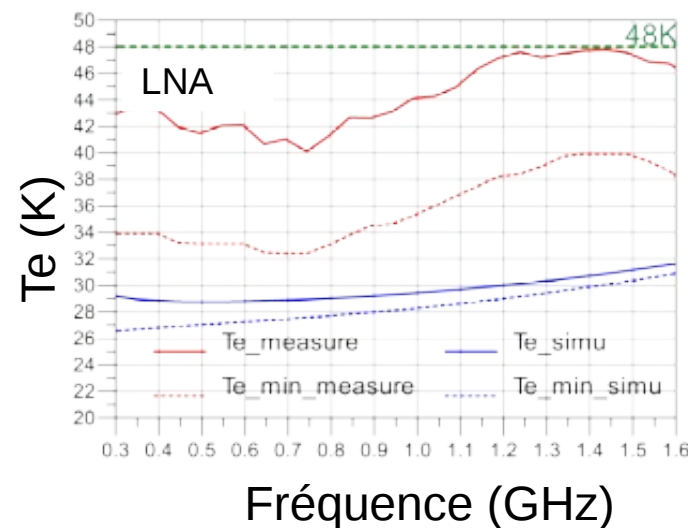
Amplificateur faible bruit

Feedmodule

1 ASIC LNA / FeedModule

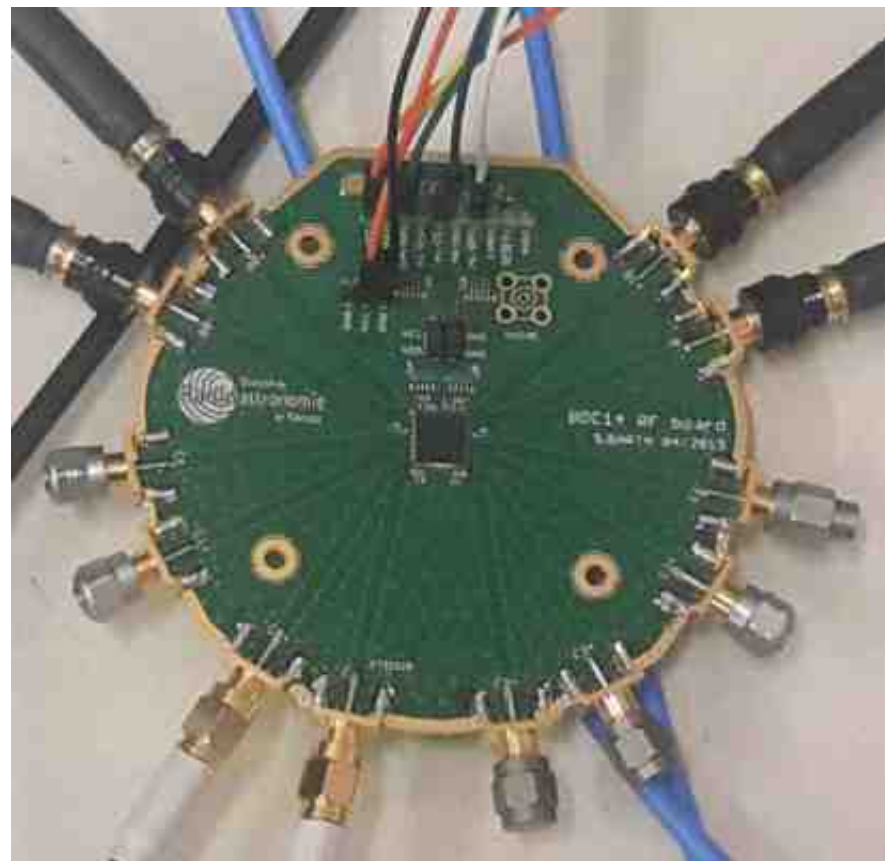
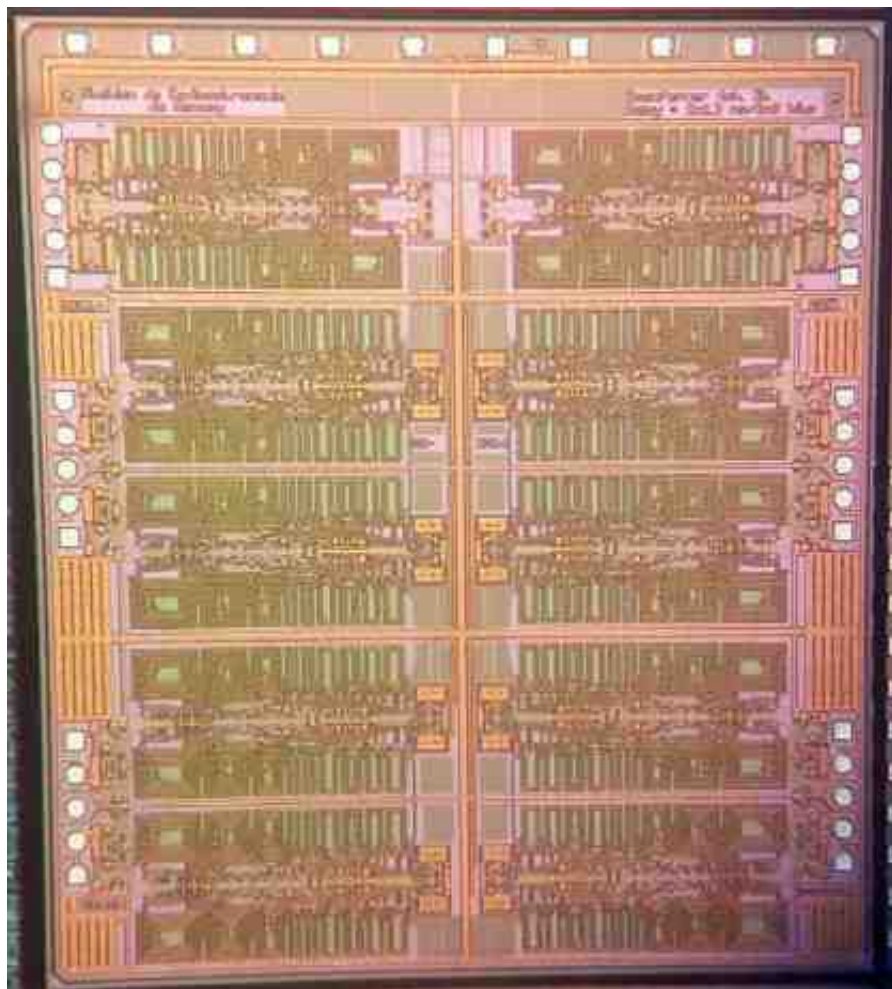


1 ASIC Active Balun Filter / FeedModule



Fait à Nançay

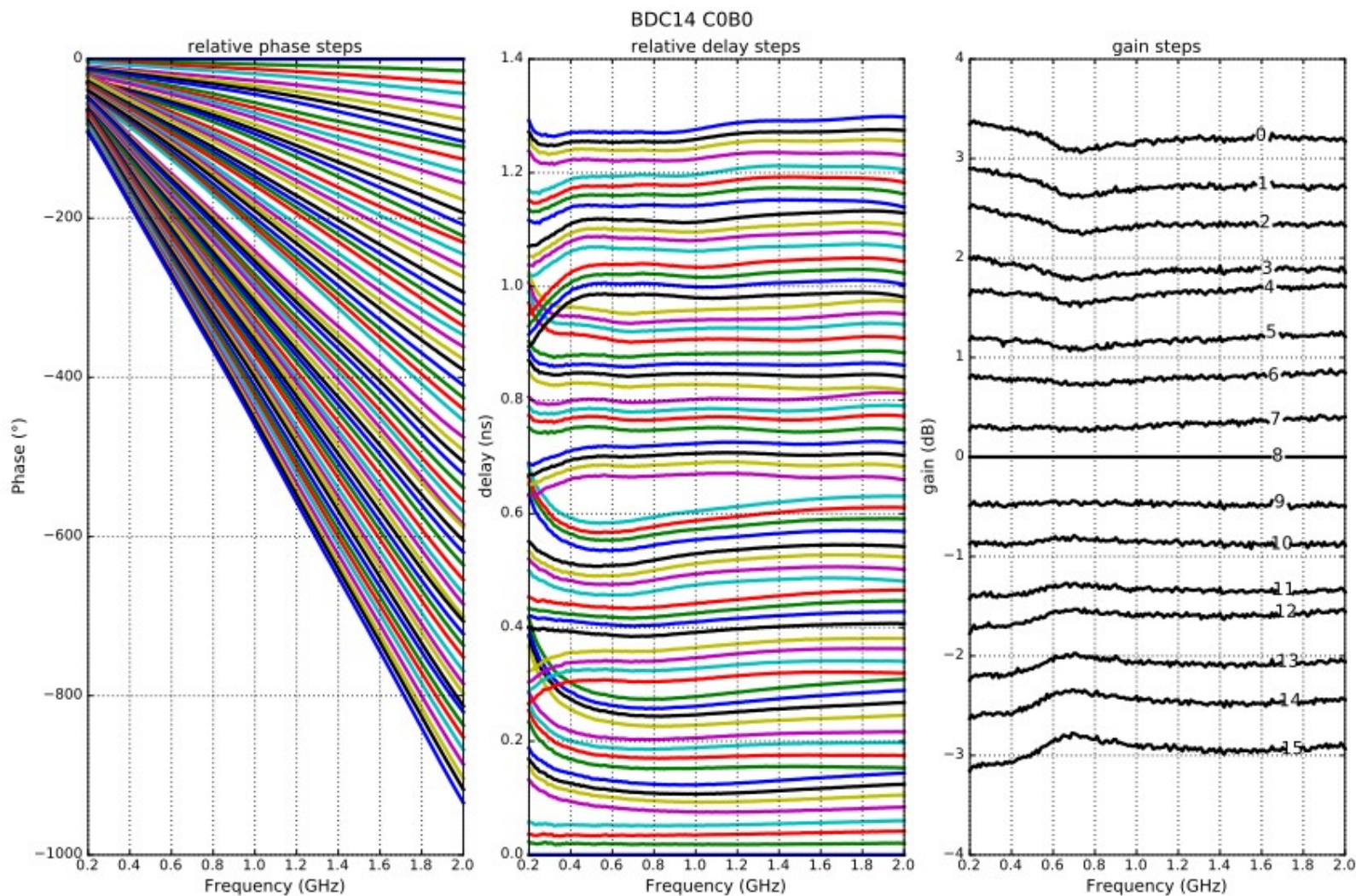
Beamformer à temps de retards intégrés



ASIC Time delay Beamformer

RF test board

Beamformer à temps de retards intégrés

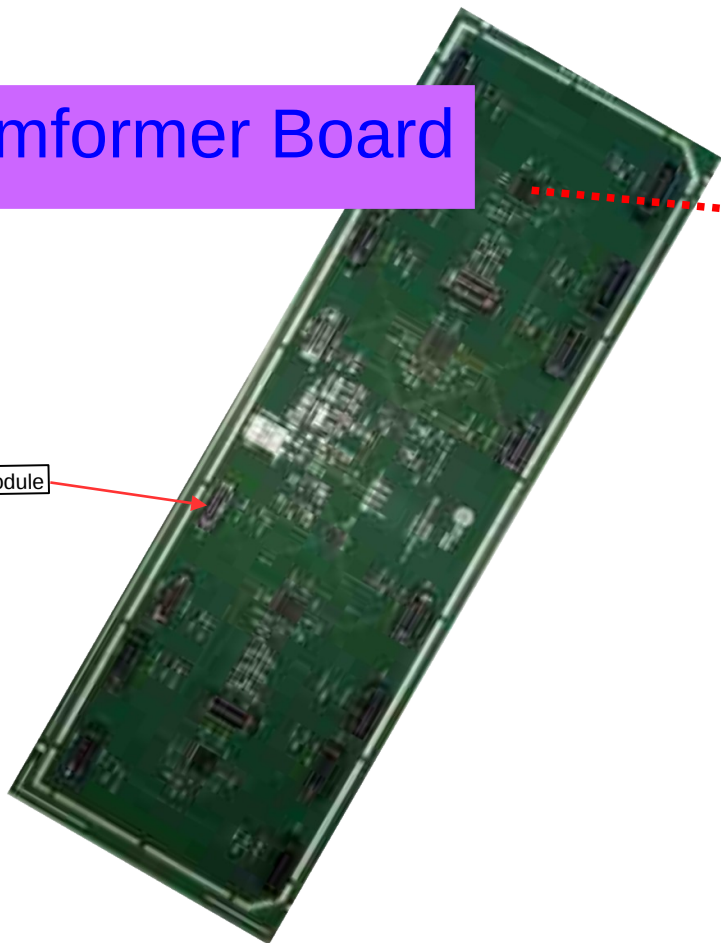


64 pas de phase 64 temps de retards 16 niveaux de Gain

Aperture Array Integrated receiver

Beamformer Board

Feedmodule



BDC (Beamformer Delay Chip):

ASIC 4 canaux & 2 beams

Temps de retards = $1,2\text{ns} * 2 = 2,4\text{ ns}$

Pas = $20\text{ ps} * 2$

Erreur phase = $\pm 10^\circ$

Freq = $[400-1500\text{ MHz}]$

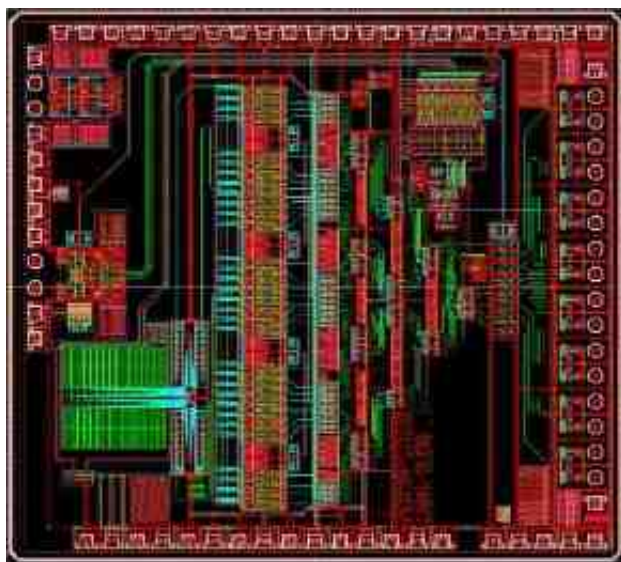
BDC = sommation analogique de
 $0.707 * 0.707\text{ m}^2$

FoV = $\pm 45^\circ$

4 BDC / BeamformerBoard

ADC8F2015

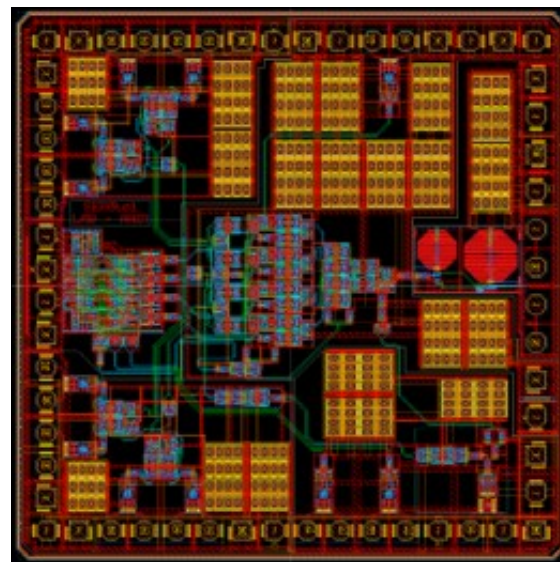
- 8-bit ADC (Nançay), NXP 0,25μm BiCMOS
- Architecture flash folding 1GHz.
- Pdc: 4.33W
- 8.1 mm²
- 8 × LVDS outputs



ADC8F2015.

SER81

- 8:1 serializer (LAB), NXP 0,25μm
- Pdc: 840 mW
- 8 x LVDS inputs
- 14 Gbps CML buffer de sortie



SER81

Positionnement au sein de MFAA

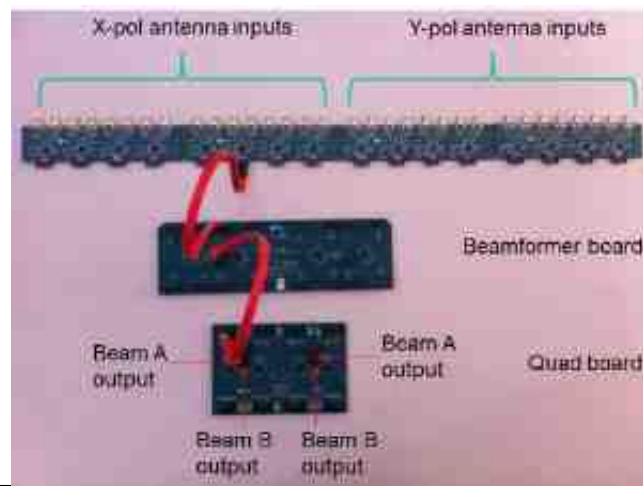


Antenne vivaldi



Antenne ORA

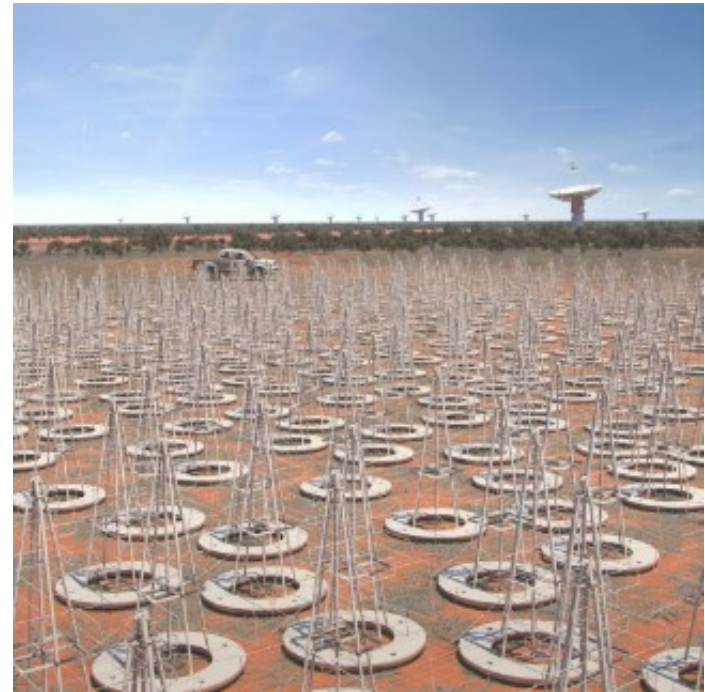
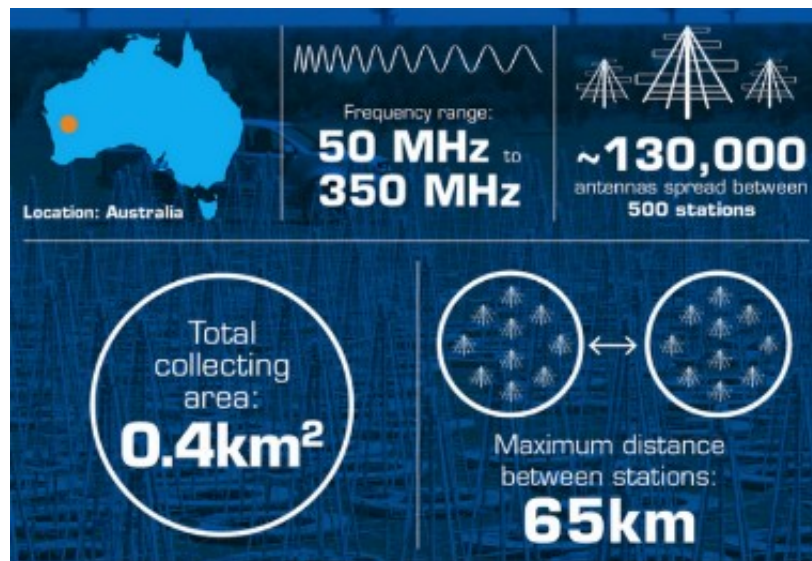
Développement des ASICs et des cartes électroniques adaptées aux deux principaux concept d'antenne



Les réalisations LFAA



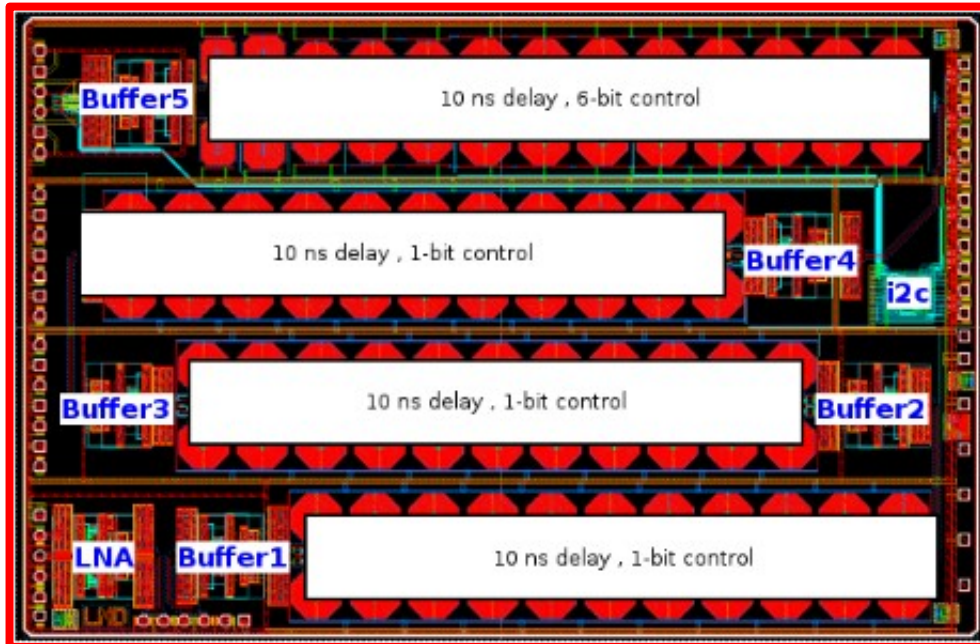
SKA1-Low



Solution proposée : sommation analogique pour réduire le coût

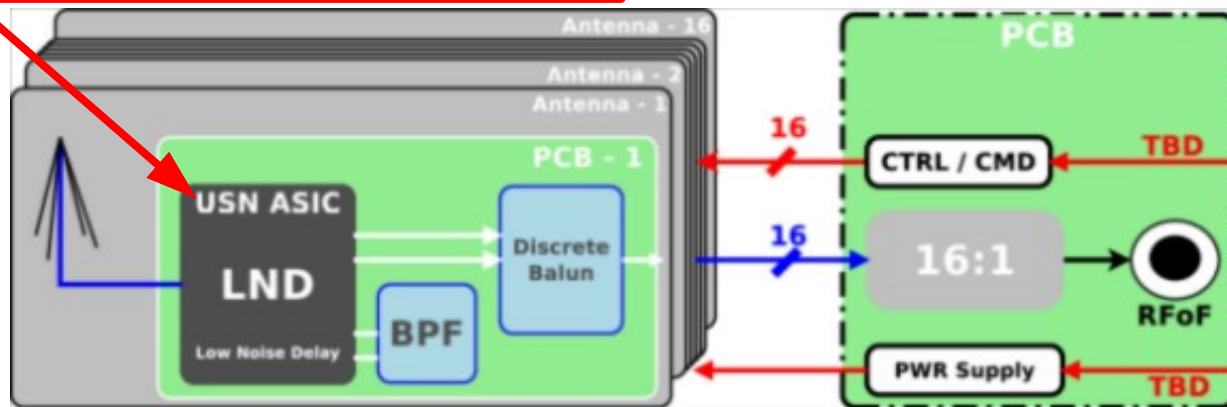
Photo Credit : SKA Organisation

Système de sommation analogique jusqu'à 16 antennes

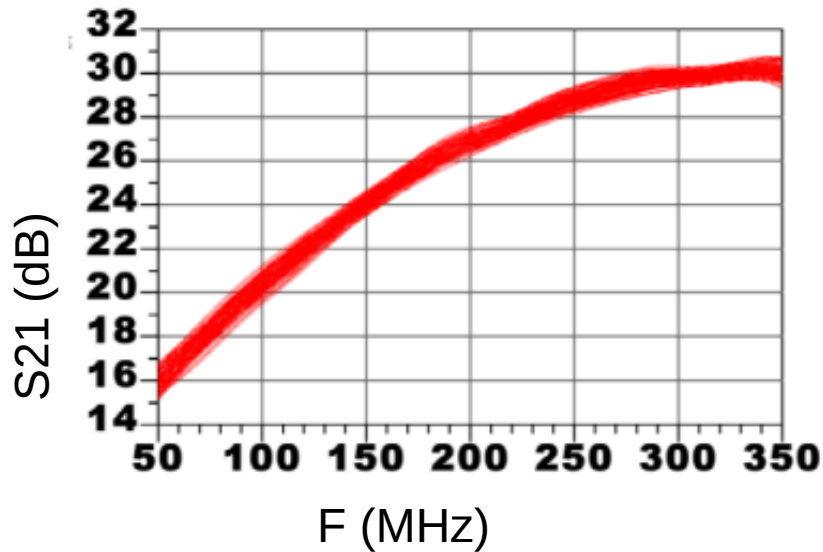


Caractéristiques :

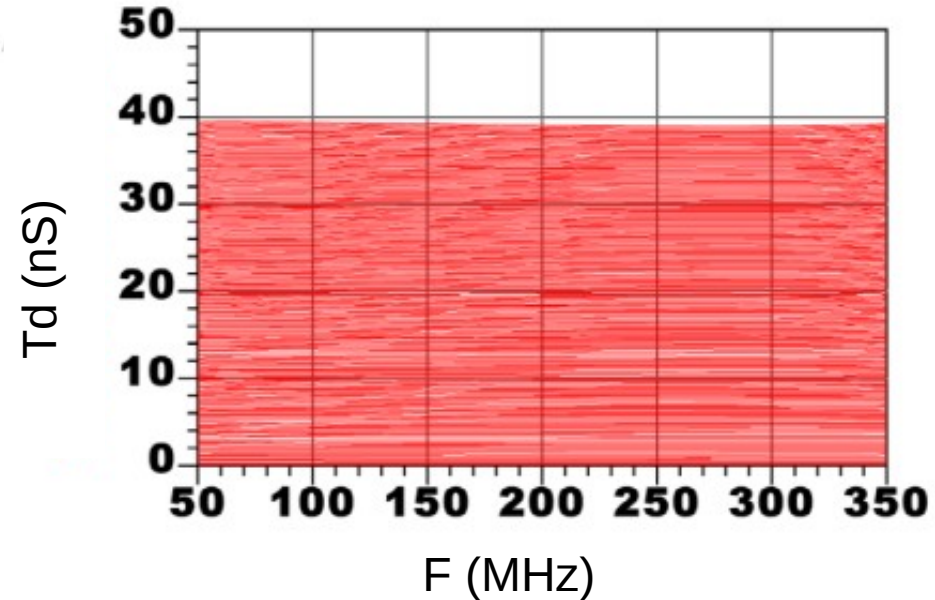
- Temps de retards : 39 ns
- Contrôle : 8 bit
- Pas : 150 ps
- Pdc : < 250 mW avec RfoF/16
- Température de bruit (simulation) : 25 k, ($\Rightarrow$ 35k measure)



Low Noise Delay : performances

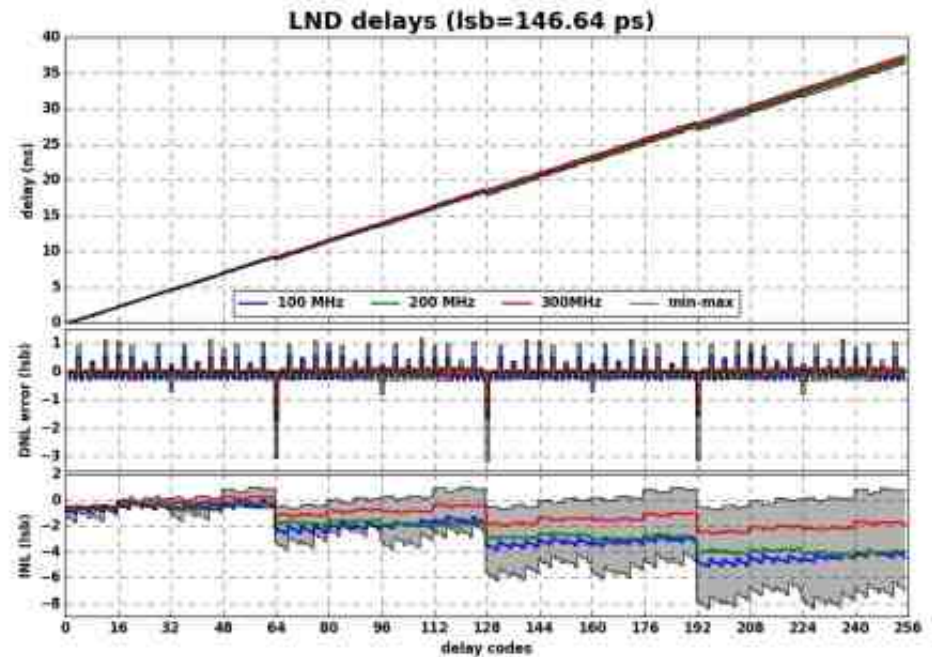
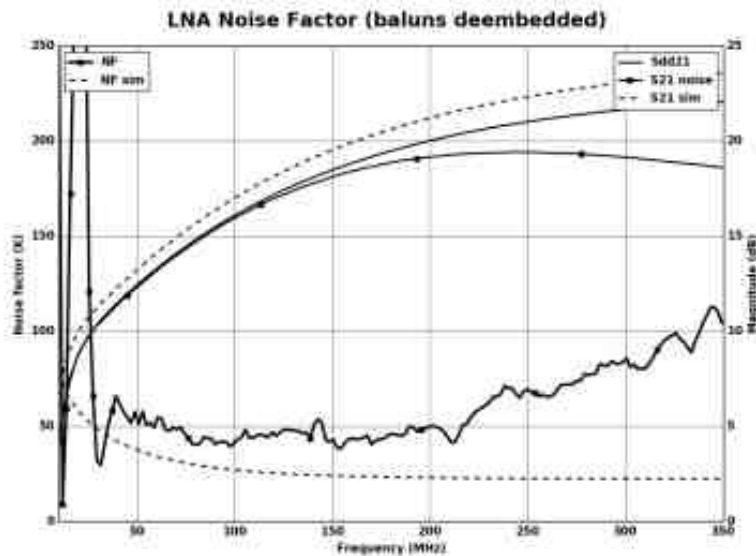
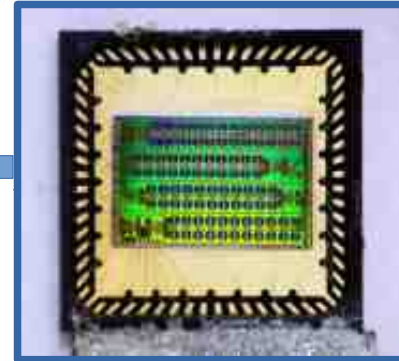
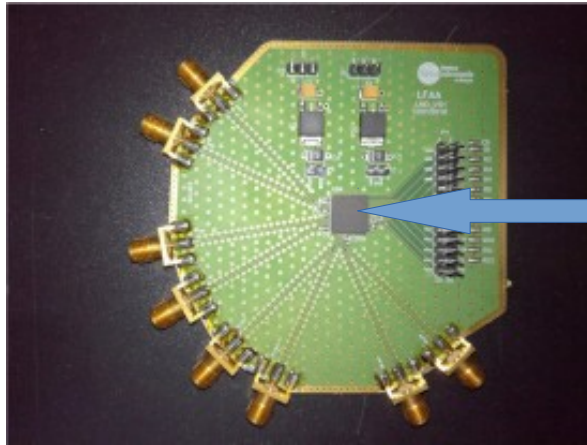


255 courbes de gains



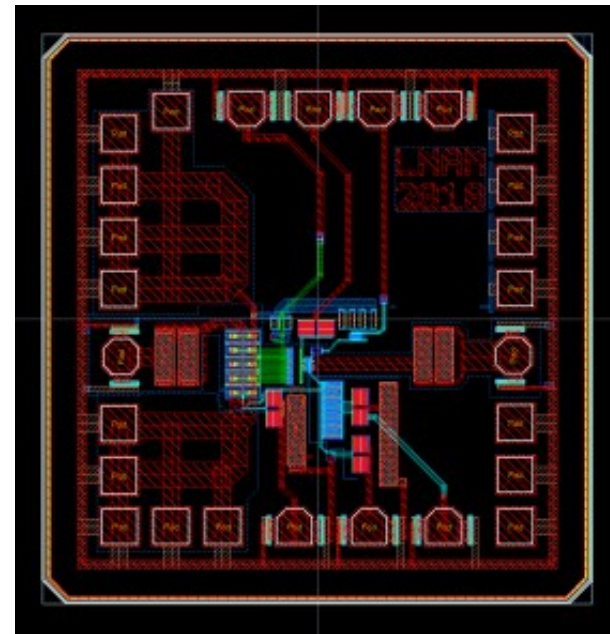
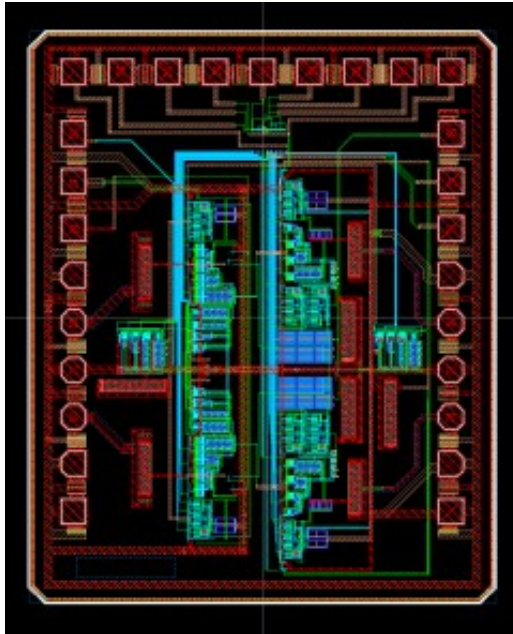
$T_d = 39.2 \text{ ns}$
 $P_{as} = 8 \text{ bits} \rightarrow 153.125 \text{ ps}$

Résultats LND



S-AAIR

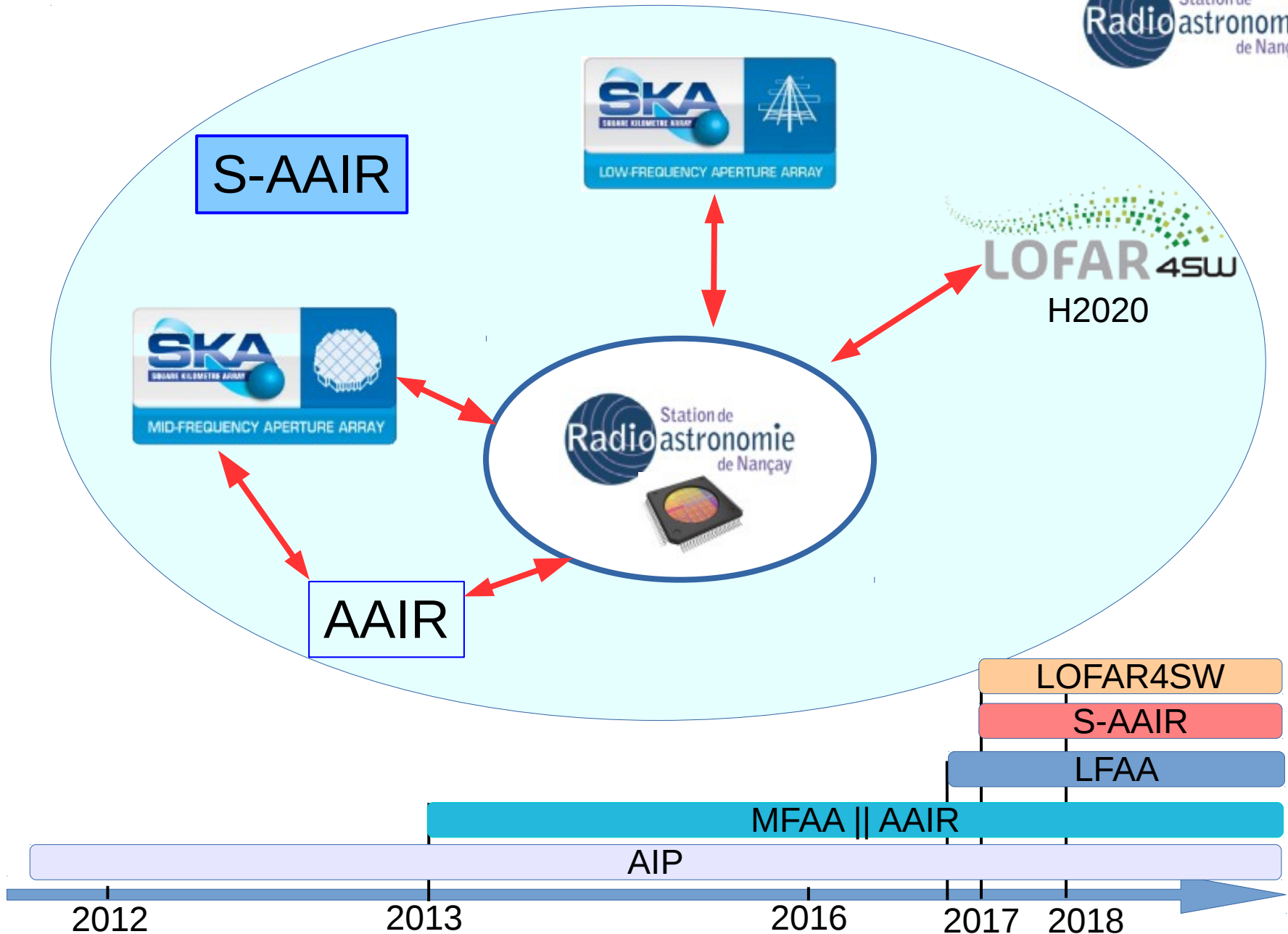
Smart AAIR



Smart -AAIR :

- Projet financé par le CS Observatoire de Paris 2017-2020
- Conception d'ASIC intelligent capable de s'adapter sur les performances demandées à l'instant t
- Contexte: **étude et conception de circuit intégré avec performances ajustables** (gain, adaptation E/S, consommation électrique, linéarité, etc.)

Les projets



Merci de votre écoute